

深圳勤正达电子有限公司

样品确认书

SPECIFICATION FOR APPROVAL

客户名称:

★ Customer _____

客户编号:

★ Descriptio _____

本司型号:

★ Part No. _____

送样日期:

★ Date _____

本司确认 (TRX APPROVAL)			
核 准	工 程	制 作	签 章
客户确认 (CUSTOMER APPROVAL)			
核 准	工 程	品 管	签 章
确认结果: <input type="checkbox"/> 合格 <input type="checkbox"/> 不合格 <input type="checkbox"/> 其它			

如对本承认书内容有异议请在 月 日前提出并用红笔标记, 本承认书在未收到异议回复时于本承认书提出 2 周后生效。

勤正达电子有限公司

ADD: 深圳市龙华区大浪街道华宁路颐丰华产业园创客中心 2 楼

TEL: 0755-81798090

FAX: 0755-81798636

FM160212 液晶显示屏使用手册



深圳市勤正达电子有限公司

地址: 深圳市龙华区大浪街道华宁路颐丰华产业园创客中心 2 楼
电话: 0755-81798090
传真: 0755-81798636

一. 概述:

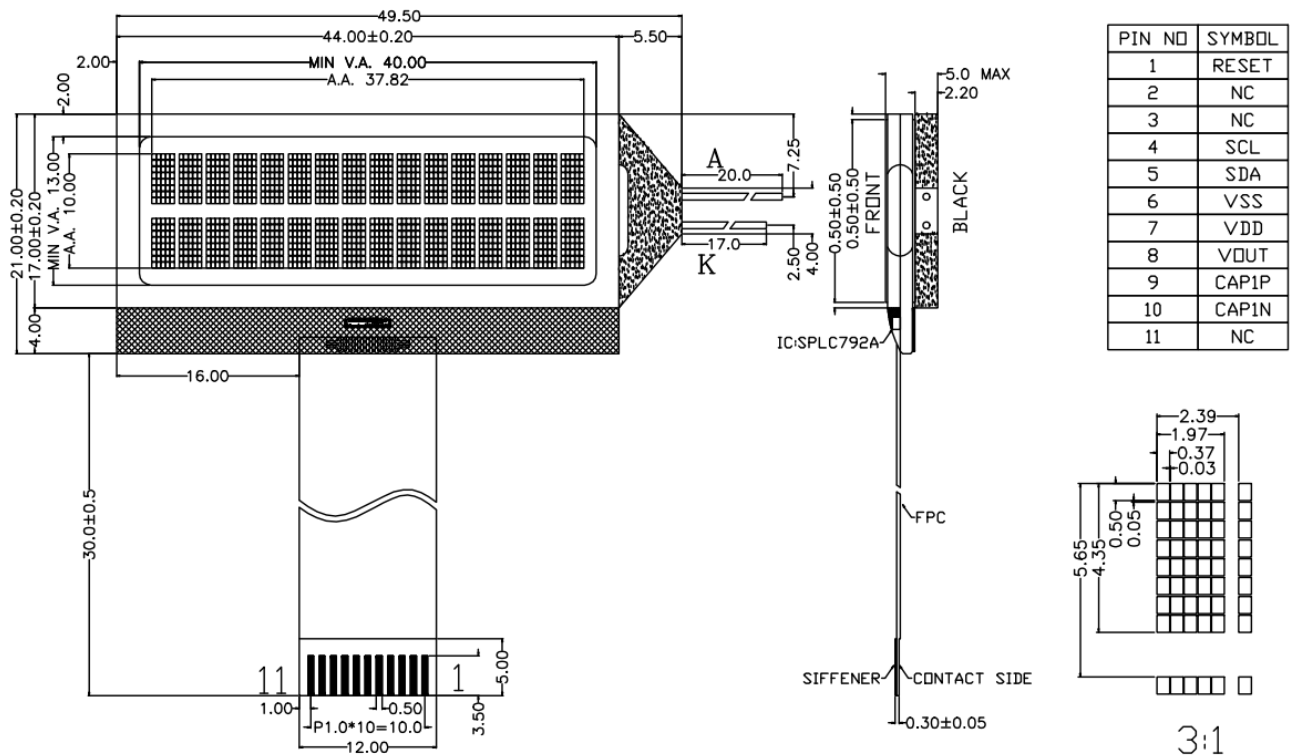
FM160212 是一款字符型液晶显示屏。它主要采用动态驱动原理由 SPLC792A-002 控制器对 16×2 的字符型点阵控制并驱动显示。此显示器采用了 COG 的封装方式,使其寿命长,连接可靠。

二. 特性:

1. 工作电压为+3.3V ,内建升压器,电压跟随器,对比度调节。
2. 全屏幕字符数为 32 个,每行 16 个,共 2 行。
3. 与 CPU 接口采用 IIC 总线协议。
4. 内部包括 80×8 显示 RAM, 10240bit CGROM, 总计 256 个字符, 64×8bit CGRAM, 以及 16×5 图像 RAM。
5. 简单的操作指令,兼容普通 1602 指令集。

三. 外形尺寸:

1. 外形结构图:



NOTES:

- | | |
|---------------------------|-----------------------|
| 1. DISPLAY TYPE: | STN |
| 2. LCD OPERATING VOLTAGE: | VDD=3.3V, VLCD=4.5V |
| 3. OPERATING TEMPERATURE: | -0°C~50°C |
| 4. STORAGE TEMPERATURE: | -10°C~60°C |
| 5. DRIVE MODE: | 1/17D,1/5B |
| 6. VIEWING DIRECTION: | 12:00 |
| 7. POLARIZER TYPE: | TRANSMISSIVE,NEGATIVE |
| 8. CONNECTOR: | COG+FPC IC:SPCL792A |

2. 主要外形尺寸:

项 目	标 准 尺 寸	单 位
模 块 体 积	49.5×21.0×5.0	mm
视 域	40.0×13.0	mm
字 符 数	16×2	-
字 符 大 小	1.97×4.35	mm
点 大 小	0.37×0.50	mm

四. 引脚特性:

引脚号	引脚名称	级 别	引 脚 功 能 描 述
1	RESET	H/L	L: 复位
2	NC	--	-----
3	NC	--	-----
4	SCL	H/L	时钟信号输入
5	SDA	H/L	数据端
6	VSS	0V	电源地
7	VDD	+3.3V	电源
8	Vout	---	直流电压转换, 与 VDD 接 0.47uF-2.2uF 电容。
9	CAPIP	-----	用于升压电路, 之间接 0.1uF-1uF 电容。
10	CAPIN	-----	
11	NC	--	-----

五. 电气特性:

1. 限定参数:

项 目	名称	值	单 位	备 注
Operating Voltage	VDD	+3.0 to +3.3	V	*1
Supply Voltage	VEE	VDD-3.3toVDD-3.0	V	*2

项 目	名称	值	单 位	备 注
Operating Temperature	T _{OPR}	0 to +50	℃	
Storage Temperature	T _{STG}	-10 to +60	℃	

*1. Based on VSS=0V

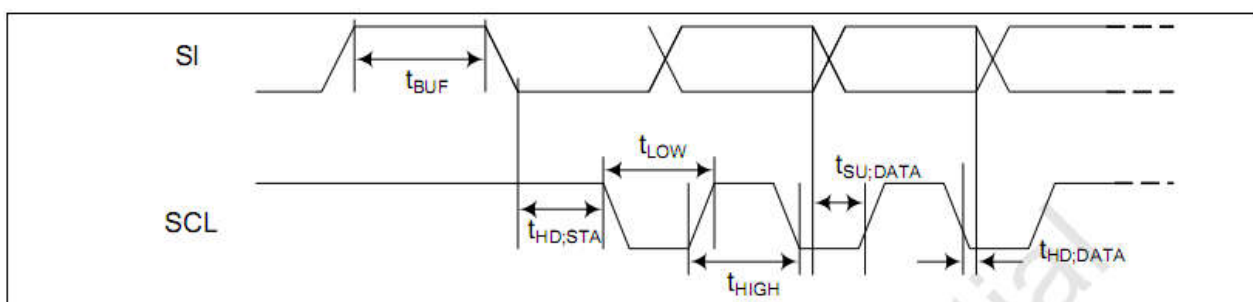
*2. Applies to V_{LCD}

2. 直流特性: (VDD=+3.3V, VSS=0V, VLCD=4.5V, Ta=-20~+70℃)

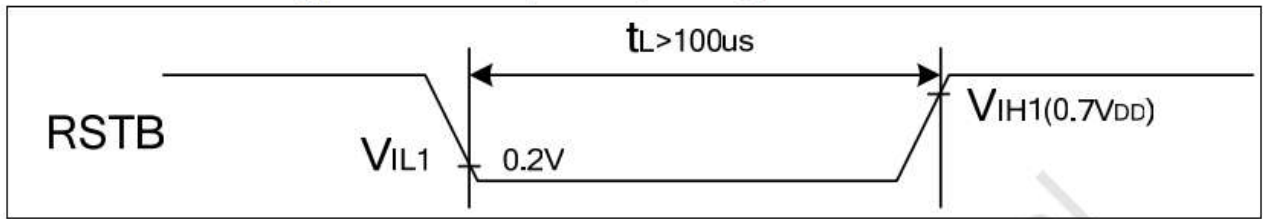
项 目	名称	测试条件	Min	Typ	Max	单位	备注
Input High Voltage	V _{IH}	-	2.4	-	VDD	V	*1
Input Low Voltage	V _{IL}	-	0	-	0.6	V	*1
Output High Voltage	V _{OH}	I _{OH} =-500uA	2.4	-	-	V	*2
Output Low Voltage	V _{OL}	I _{OL} =0.5mA	-	-	0.6	V	*2
Input Leakage Current	I _{LKG}	V _{IN} =VSS~VDD	-1.0	-	1.0	uA	*3
Three-state(OFF) input Current	I _{TSL}	V _{IN} =VSS~VDD	-3.3	-	3.3	uA	*4
Operating Current	I _{DD1}	During Display	-	-	0.5	mA	*5
	I _{DD2}	During Access	-	-	1	mA	*5

六. 时序特性:

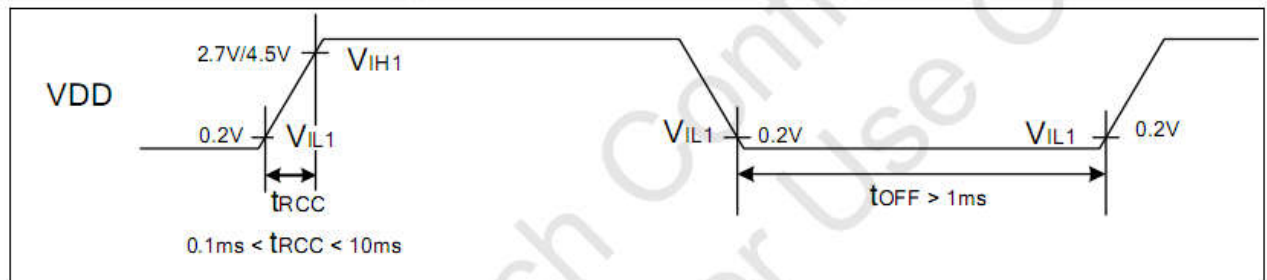
IIC 时序图:



Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
SCL clock frequency	f _{SCLK}		DC	-	400	KHz
SCL clock LOW period	t _{LOW}		1.3	-	-	μs
SCL clock HIGH period	t _{HIGH}		0.6	-	-	μs
data set-up time	t _{SU,DATA}		100	-	-	ns
data hold time	t _{HD,DATA}		0	-	0.9	μs
SCL and SI rise time	t _r	(2)	20+0.1C ₀	-	300	ns
SCL and SI fall time	t _f	(2)	20+0.1C ₀	-	300	ns
SI fall time for read out	t _f	VDD1 = < 3.3V	20+0.1C ₀	-	1000	ns
Capacitive load represented by each bus line	C ₀		-	-	400	pF
Setup time for a repeated START condition	t _{SU,STA}		0.6	-	-	μs
START condition hold time	t _{HD,STA}		0.6	-	-	μs
Setup time for STOP condition	t _{SU,STO}		0.6	-	-	μs
Tolerable spike width on bus	t _{SW}	(1)	-	-	50	ns
BUS free time between a STOP and START condition	t _{BUF}		1.3	-	-	μs



Characteristic	Symbol	Min.	Typ.	Max.	Unit
Reset Low Period	t_L	100			us



Characteristic	Symbol	Min.	Typ.	Max.	Unit
Power ON Rising Time	t_{RCC}	0.1	-	10	ms
Power OFF Period	t_{OFF}	1.0			ms

七. 指令说明:

指令	指令代码								内容
	DB 7	DB 6	DB 5	DB 4	DB 3	DB 2	DB 1	DB 0	
清除显示	0	0	0	0	0	0	0	1	清楚显示, DDRAM 地址返回“00H”
地址返回	0	0	0	0	0	0	1	X	使 DDRAM 地址返回“00H”, DDRAM 内容不改变
写入模式	0	0	0	0	0	1	I/D	S	I/D:H:指针向右移动, DDRAM 地址加 1。L: 指针向左移动, DDRAM 地址减 1。S: H: 读写 DDRAM, 地址自动移动关。L: 地址自动移动关。
显示开关	0	0	0	0	1	D	C	B	D: H: 显示允许。L: 显示关闭。 C: H: 光标显示。L: 光标关闭。 B:H: 闪烁打开。L: 闪烁关闭。
功能设置	0	0	1	DL	N	DH	0	IS	DL: 总线数据 8/4w 位 N: 行数设置 2/1 DH: 大字型选择。IS: 指令表选择
DDRAM 地址	1	AC 6	AC 5	AC 4	AC 3	AC 2	AC 1	AC 0	设置 DDRAM 地址。AC0~AC6 有效。

指令表 0 (IS=0)

游标 移动	0	0	0	1	S/ C	R/ L	X	X	S/C ,R/L 设置游标显示关闭, 与移动方向
CGRAM M 设置	0	1	AC 5	AC 4	AC 3	AC 2	AC1	AC0	设置 CGRAM 地址。AC0~AC5 有效。

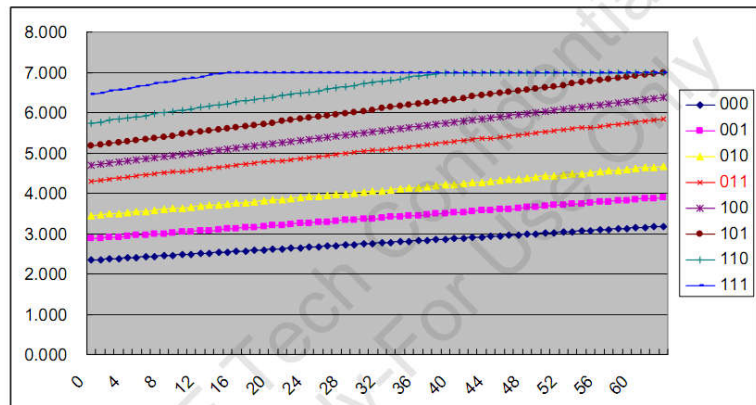
指令表 1 (IS=1)

偏压 设置	0	0	0	1	BS	1	0	0	BS:H=1/4bias, L=1/5bias。
图像 RAM 设置	0	1	0	0	AC 3	AC2	AC1	AC0	图像 RAM 地址设置
电源/图像 管理	0	1	0	1	LO N	BON	C5	C4	Lon: 图像模式 H: 打开 L: 关闭。 BON: 内建升压电路 H: 使用, L: 禁用。 C5 ,C4: 对比度调节高字节
电压跟随 器设置	0	1	1	0	FO N	RAB 2	RAB 1	RAB 0	FON: 内部电压跟随器 H: 使用。 L: 禁用。 RAB0~RAB2: VO 电压放大比率
对比度调 节	0	1	1	1	C3	C2	C1	C0	C0~C3: 对比度调节, 低字节。

对比度调节:

Rab2	Rab1	Rab0	Amplified ratio (1 + Rb / Ra)
0	0	0	1.818
0	0	1	2.222
0	1	0	2.667
0	1	1	3.333
1	0	0	3.636
1	0	1	4.000
1	1	0	4.444
1	1	1	5.000

(Default of Rab[2:0] = 011, Amplified ratio = 3.333)



$$VLCD = V_{ref} * (1 + R_b / R_a), \quad V_{ref} = 1.75V * (177 + a) / 240$$

根据设置 C0~C5, RA0~RAB, 可得到不同的对比度

此液晶屏 VLCD=4.5V。

八. 初始化参数:

```
RESET=1;
delay_ms(5);
RESET=0;
delay_ms(10);
RESET=1;

IIC_start();
_nop_();
IIC_wrbyte(0x78); //slave address for write
_nop_();
IIC_wrbyte(0x80); //Control byte with cleared Co bit and D/C set to logic 0
IIC_wrbyte(0x38); //si=0, other command mode
IIC_wrbyte(0x80); //Control byte with cleared Co bit and D/C set to logic 0
IIC_wrbyte(0x39); //si=1, other command mode
IIC_wrbyte(0x80); //Control byte with cleared Co bit and D/C set to logic 0
IIC_wrbyte(0x14);
IIC_wrbyte(0x80);
IIC_wrbyte(0x78); //Contrast set
IIC_wrbyte(0x80);
IIC_wrbyte(0x5c); //Power/ICON control/Contrast set
delay_ms(10);
IIC_wrbyte(0x80);
IIC_wrbyte(0x6b); //Follower control =3.3333
delay_ms(10);
IIC_wrbyte(0x80);
IIC_wrbyte(0x0c); //Display ON/OFF
IIC_wrbyte(0x80); //Control byte with cleared Co bit and D/C set to logic 0
IIC_wrbyte(0x01); //Clear Display
IIC_wrbyte(0x80); //Control byte with cleared Co bit and D/C set to logic 0
IIC_wrbyte(0x06); //Entry mode set I/D=1
IIC_end();
delay_ms(10);
```


九. 字库表:

Upper 4 bit Lower 4 bit	LLLL	LLLH	LLHL	LLHH	LHLL	LHLH	LHHL	LHHH	HLLL	HLLH	HLHL	HLHH	HHLL	HHLH	HHHL	HHHH
LLLL	1	2	3	4	5	6	7	8	9	0	1	2	3	4	5	6
LLLH	7	8	9	0	1	2	3	4	5	6	7	8	9	0	1	2
LLHL	3	4	5	6	7	8	9	0	1	2	3	4	5	6	7	8
LLHH	4	5	6	7	8	9	0	1	2	3	4	5	6	7	8	9
LHLL	5	6	7	8	9	0	1	2	3	4	5	6	7	8	9	0
LHLH	6	7	8	9	0	1	2	3	4	5	6	7	8	9	0	1
LHHL	7	8	9	0	1	2	3	4	5	6	7	8	9	0	1	2
LHHH	8	9	0	1	2	3	4	5	6	7	8	9	0	1	2	3
HLLL	9	0	1	2	3	4	5	6	7	8	9	0	1	2	3	4
HLLH	0	1	2	3	4	5	6	7	8	9	0	1	2	3	4	5
HLHL	1	2	3	4	5	6	7	8	9	0	1	2	3	4	5	6
HLHH	2	3	4	5	6	7	8	9	0	1	2	3	4	5	6	7
HHLL	3	4	5	6	7	8	9	0	1	2	3	4	5	6	7	8
HHLH	4	5	6	7	8	9	0	1	2	3	4	5	6	7	8	9
HHHL	5	6	7	8	9	0	1	2	3	4	5	6	7	8	9	0
HHHH	6	7	8	9	0	1	2	3	4	5	6	7	8	9	0	1